

半導体工学I 期末試験

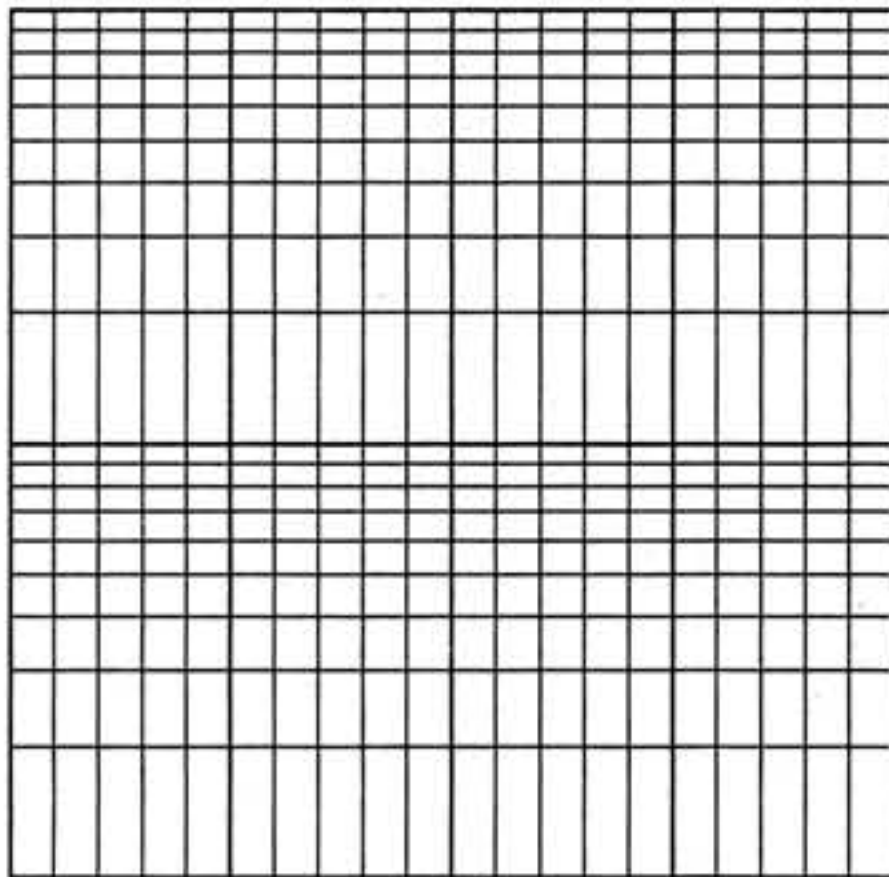
平成 19 年 7 月 24 日 10:30-12:00

答えの数値には単位をつけること。数値は有効数字 1 桁程度の概数で良い。必要に応じ、以下の物理パラメータを使用せよ。

$$\text{シリコン誘電率 } \epsilon_{\text{Si}} = 11.7 \times 8.854 \times 10^{-14} \text{ F/cm}$$

$$\text{酸化膜の誘電率 } \epsilon_{\text{ox}} = 3.9 \times 8.854 \times 10^{-14} \text{ F/cm}$$

問題 1 MOSFET のサブスレッショルド係数 S が 80 mV/decade (decade は 1 桁という意味) であったとする。弱反転領域においてゲート電圧を 50 mV 増やすと、ドレイン電流は何倍になるか。(算出に際し下の片対数目盛りを利用しても良い。)



問題 2 大きさが $\Delta x \times \Delta y \times \Delta z = 20\text{mm} \times 5\text{mm} \times 2\text{mm}$ の直方体の半導体試料の x 方向に 1.5V の電圧を加えたところ、 $10\mu\text{A}$ の電流が流れた。試料は均一であるとして以下の問いに答えよ。

(1) 試料を流れる電流密度 j 、試料中の電場 E を求めよ。さらに、この試料の導電率 σ を求めよ。ただし $j = \sigma E$ の関係がある。

(2) 導電率 σ と緩和時間 τ 、キャリア密度 n 、有効質量 m^* の関係を表す式を記せ。 $n = 10^{22}\text{m}^{-3}$ 、 $m^* = 0.1m_0$ (m_0 : 電子の静止質量) のとき、緩和時間はいくらになるか。

(3) 移動度 μ と導電率 σ との関係を表す式を示し、移動度を求めよ。この移動度と電界の値を用いて、試料中のキャリアのドリフト速度を求めよ。

問題 3 ゲート長 $5\ \mu\text{m}$ 、ゲート幅 $10\ \mu\text{m}$ 、酸化膜厚 $10\ \text{nm}$ 、しきい値電圧 $0.7\ \text{V}$ 、電子移動度 $500\ \text{cm}^2/\text{Vsec}$ の n チャンネル MOSFET にゲート電圧 $3\ \text{V}$ を印加した。以下の問いに答えよ。

- (1) ゲート酸化膜の単位面積あたりの容量を求めよ。
- (2) ドレインに $0.1\ \text{V}$ を印加したときのドレイン電流を求めよ。
- (3) ドレイン電圧をいくらまであげるとドレイン電流は飽和するか。
- (4) 飽和領域におけるドレイン電流と相互コンダクタンスを求めよ。

問題 4 下図は n チャンネル MOSFET の Si/SiO_2 界面垂直方向に沿ったエネルギーバンド図である。基板不純物濃度 N_A 、表面ポテンシャル ϕ_s 、空乏層幅を w とするとき、以下の問いに答えよ。なお、弱反転領域を仮定し空乏層内におけるキャリア分布は無視できるものとする。

- (1) 空乏層内部の電位分布 $V(x)$ についてのポアソン方程式を示せ。
- (2) ポアソン方程式をとく、 w と ϕ_s の関係を求めよ。
- (3) 酸化膜に加わる電界 E_{ox} を ϕ_s の関数として表せ。

