

F. 演算増幅回路の実験

1 目的

演算増幅回路 (Operational Amplifier : OP アンプ) の演算機能を実験的に調べ, OP アンプの使い方を習得する.

2 解説

OP アンプは, アナログコンピュータの演算要素として開発された増幅回路であり, 基本回路に, 抵抗やコンデンサを外部的に付加することにより, アナログ電圧の加算, 減算, 微分および積分などの演算を行わせることができる. OP アンプは IC 化され, 増幅や演算用, 特にアナログ信号の処理に広く利用されている.

2.1 演算増幅回路の機能的特性

図 1 は, OP アンプの基本回路図を示したものである.

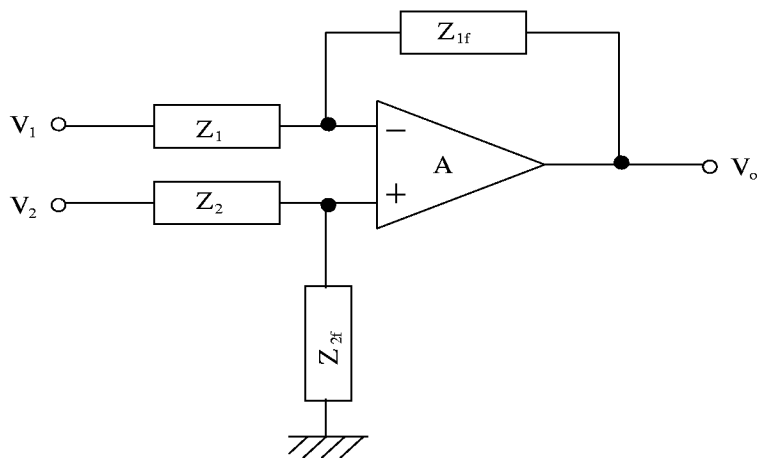


図 1: OP アンプの基本回路図

OP アンプの入力インピーダンスを無限大 (実際は $10^6 \sim 10^9 \Omega$), 出力インピーダンスをゼロ (実際は 100Ω 程度) および電圧増幅度 A を無限大 (実際は 100 dB 程度) としたとき, 出力電圧 v_o は,

$$v_o = \left(\frac{Z_{2f}}{Z_1} \cdot \frac{Z_1 + Z_{1f}}{Z_2 + Z_{2f}} \cdot v_2 - \frac{Z_{1f}}{Z_1} v_1 \right) \frac{1}{1 + \frac{1}{A} \left(1 + \frac{Z_{1f}}{Z_1} \right)} \quad (1)$$

となる．ただし， v_1 は反転入力端子， v_2 は非反転入力端子の入力電圧である．また， Z_1, Z_2, Z_{1f} および Z_{2f} は，付加するインピーダンスである．

各インピーダンスをすべて抵抗とした場合には，帰還増幅回路となり， Z_1 がコンデンサで他が抵抗の場合には微分回路となり， Z_{1f} がコンデンサで他を抵抗とした場合には積分回路となる．

以上に述べたように，OPアンプは，付加する素子によりその機能を変えることができる．

2.2 加算回路

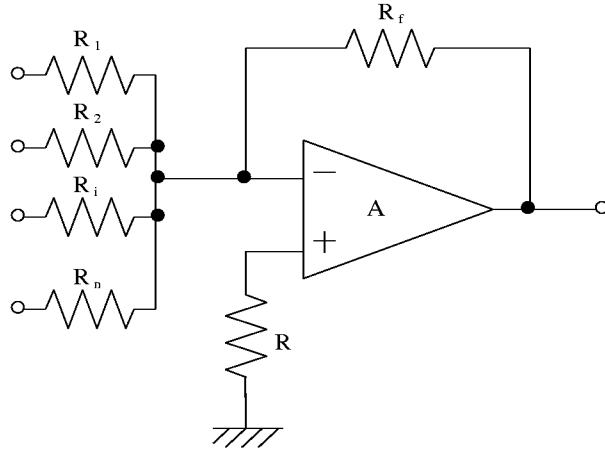


図 2: 加算回路

図2に示すように， Z_1 として R_1, \dots, R_n ， Z_{1f} として R_f を用い，さらに，式(1)において $A \rightarrow \infty, v_2 = 0$ とすると，

$$v_0 = -R_f \sum_{i=1}^n \frac{v_i}{R_i} \quad (2)$$

となる．ここで， $R_f = R_i$ を満たすようにすれば，

$$v_0 = - \sum_{i=1}^n v_i \quad (3)$$

となり，出力電圧 v_0 は入力電圧の和になる．

2.3 微分回路と積分回路

図3に示すように， Z_1 にコンデンサ C を， Z_{1f} に抵抗 R を用いると，出力電圧 v_0 は，

$$v_0 = -CR \frac{dv_i}{dt} \quad (4)$$

となり， v_0 は入力電圧 v_i の微分したものになる．

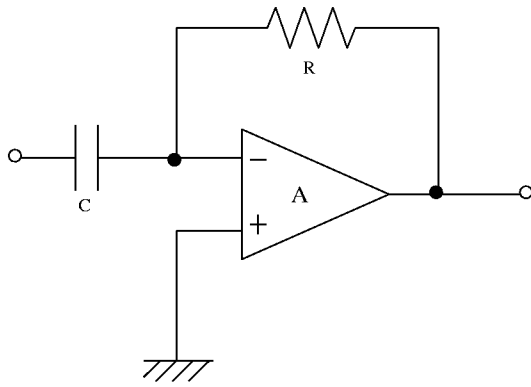


図 3: 微分回路

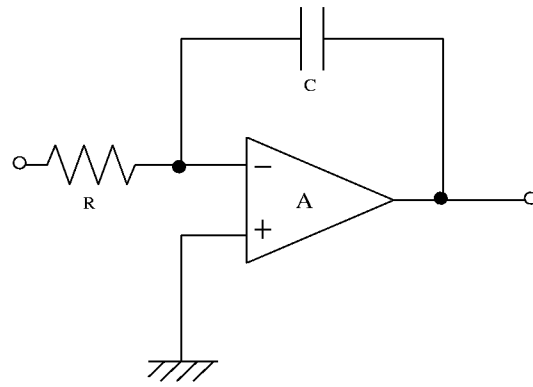


図 4: 積分回路

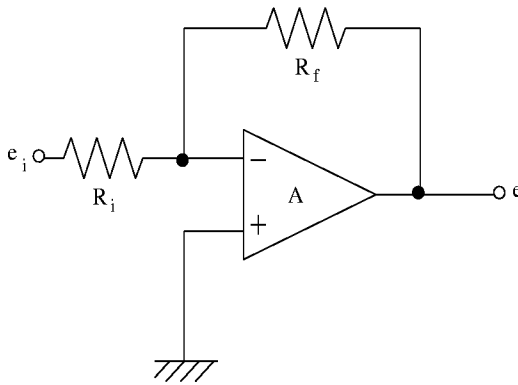


図 5: 反転増幅回路

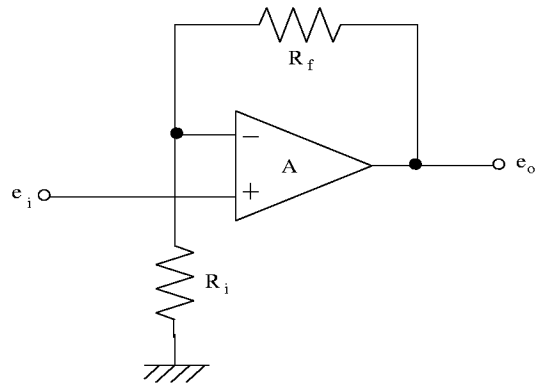


図 6: 非反転増幅回路

一方、図 4 に示すように、 Z_1 に抵抗 R を、 Z_{1f} にコンデンサ C を用いると、出力電圧は、

$$v_o = -\frac{1}{CR} \int v_i dt \quad (5)$$

となり、 v_o は入力電圧 v_i の積分したものとなる。

2.4 増幅回路

図 5 と図 6 は、OP アンプ を増幅回路として使用する場合の接続図を示したものである。図 5 において、出力電圧 e_o は、入力電圧 e_i の位相を反転したもので、

$$e_o = -\frac{R_f}{R_i} e_i \quad (6)$$

となる。増幅度は、抵抗比のみで決まるので、容易に設定できる。図 6 の非反転増幅回路においても同様に、

$$e_o = \left(1 + \frac{R_f}{R_i}\right) e_i \quad (7)$$

となる．このように，OPアンプは付加するインピーダンスによってアナログ演算や増幅を行うことが可能である．

3 実験

実験に使用するOPアンプは，LM741CNとする．図11にLM741CNのピン接続図を示し，図12にその電気的特性を示す．なお，LM741CNは内部で自己位相補償を行っているため，本実験は位相補償回路を構成せずに行う．位相補償回路とは，高周波における位相の回転や発振を防ぐためのものである．

3.1 実験1 加算回路

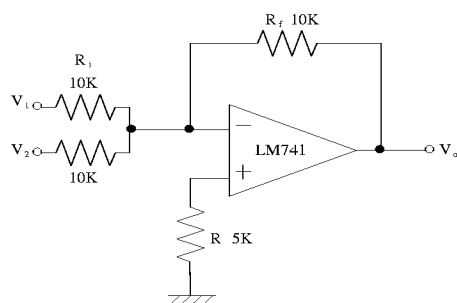


図 7: 実験用加算回路

図7に示す加算回路を構成する． v_1 を $1[V]$ ， $3[V]$ ， $5[V]$ ， $7[V]$ に設定し， v_2 を $2[V]$ ， $4[V]$ ， $6[V]$ ， $8[V]$ に変化させたときの出力電圧 v_o を測定する．電源電圧は $+15[V]$ と $-15[V]$ とする．入力電圧の和が電源電圧付近になるとどうなるかを調べる．

3.2 実験2 積分回路

図8に示す積分回路を構成し，入力として方形波を加えたときの出力波形を観測し，方眼紙に正確に記録する．**Cに並列に付加している $300[k\Omega]$ の抵抗は，積分回路が飽和するのを防ぐための放電抵抗である．**Cの値を変えたときの出力波形についても同様に記録する．

3.3 実験3 微分回路

図9に示す微分回路を構成し，方形波の微分波形を観測し，方眼紙に正確に記録する．Cの値を変えたときの出力波形についても同様に記録する．

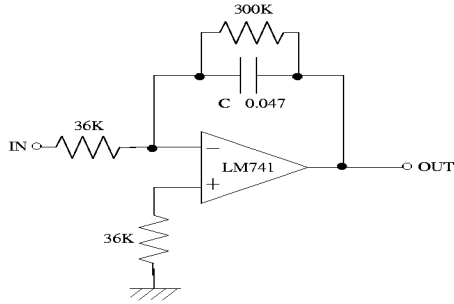


図 8: 実験用積分回路

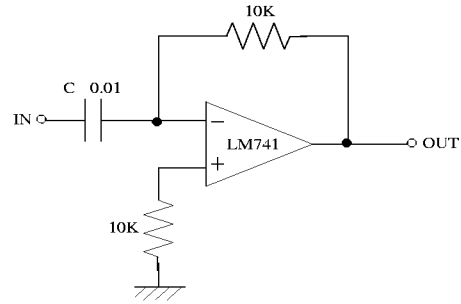


図 9: 実験用微分回路

3.4 実験 4 増幅回路

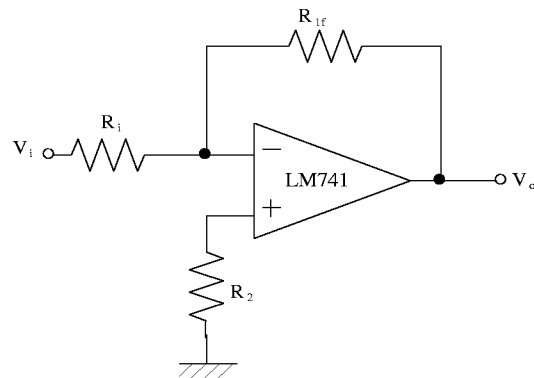


図 10: 実験用増幅回路

図 10 は反転増幅回路の構成を示したものである．入力 v_i として正弦波を用い， R_{if} を $6[k\Omega]$ とし， R_i を $1[k\Omega]$ ， $6[k\Omega]$ ， $10[k\Omega]$ と変えたときの，入出力電圧の振幅を測定し，電圧増幅度の周波数特性をグラフに描画する．なお，周波数特性については， $1[kHz]$ ， $10[kHz]$ ， $20[kHz]$ ， $30[kHz]$ ， $100[kHz]$ について測定し，電圧増幅度は式 (8) により算出すること．

$$m = \frac{|V_o|}{|V_i|} \quad (8)$$

4 検討

- (1) オフセット電圧，同期信号除去比，ドリフトとは何か．
- (2) 加算回路，微分回路，積分回路における関係式を導きなさい．
- (3) OPアンプの応用回路について調べよ．
- (4) ボルテージフォロアとはなにか．